

09.09.03

## 日本国特許庁

JAPAN PATENT OFFICE

Rec'd PCT/PTO

08 MAR 2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2002年 9月10日

REC'D 23 OCT 2003

出願番号  
Application Number: 特願2002-264822

WIPO PCT

[ST. 10/C]: [JP 2002-264822]

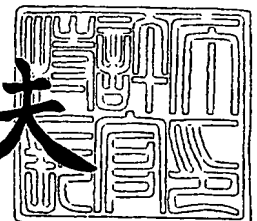
出願人  
Applicant(s): TDK株式会社

**PRIORITY DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2003年10月 9日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

【書類名】 特許願

【整理番号】 P02020

【提出日】 平成14年 9月10日

【あて先】 特許庁長官殿

【国際特許分類】 H01G 4/12  
H01G 4/38

【発明者】

【住所又は居所】 東京都中央区日本橋一丁目 1 3 番 1 号 ティーディーケイ株式会社内

【氏名】 富樫 正明

【発明者】

【住所又は居所】 秋田県由利郡仁賀保町平沢字前田 1 5 1 ティーディーケイ エムシーシー株式会社内

【氏名】 安彦 泰介

【特許出願人】

【識別番号】 000003067

【氏名又は名称】 ティーディーケイ株式会社

【代理人】

【識別番号】 100101269

【弁理士】

【氏名又は名称】 飯塚 道夫

【電話番号】 03-5951-0615

【手数料の表示】

【予納台帳番号】 065766

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 積層コンデンサ

【特許請求の範囲】

【請求項 1】 複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される積層コンデンサであって、

誘電体素体の相互に対向する二側面にそれぞれ引き出される一対の第 1 内部導体と、

一対の第 1 内部導体が引き出された二側面と異なる誘電体素体の相互に対向する二側面にそれぞれ引き出される一対の第 2 内部導体と、

で上記複数の内部導体が構成され、

一対の第 1 内部導体及び一対の第 2 内部導体の内の一方の内部導体間に他方の内部導体の何れか一つが配置されたことを特徴とする積層コンデンサ。

【請求項 2】 誘電体素体の相互に対向する二側面にそれぞれ配置され且つ一対の第 1 内部導体にそれぞれ接続される少なくとも一対の第 1 端子電極と、

第 1 端子電極が配置される二側面と異なる誘電体素体の相互に対向する二側面にそれぞれ配置され且つ一対の第 2 内部導体にそれぞれ接続される一対の第 2 端子電極と、

を備えることを特徴とする請求項 1 記載の積層コンデンサ。

【請求項 3】 第 1 内部導体及び第 2 内部導体の少なくとも何れかが、相互に並んで延びる形で分割されて誘電体素体の相互に対向する二側面に交互に突き出される複数の分割導体とされることを特徴とする請求項 1 或いは請求項 2 に記載の積層コンデンサ。

【請求項 4】 誘電体素体が直方体形状に形成されたことを特徴とする請求項 1 から請求項 3 の何れかに記載の積層コンデンサ。

【請求項 5】 第 1 内部導体及び第 2 内部導体が、それぞれ誘電体素体内に複数対づつ配置されたことを特徴とする請求項 1 から請求項 4 の何れかに記載の積層コンデンサ。

【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、等価直列インダクタンス（ESL）を大幅に低減した積層コンデンサに係り、特にデカップリングコンデンサとして用いられる積層セラミックコンデンサに好適なものである。

## 【0002】

## 【従来の技術】

近年、情報処理装置に用いられるCPU（主演算処理装置）は、処理スピードの向上及び高集積化によって、動作周波数が高くなる共に消費電流が著しく増加している。そしてこれに伴い、消費電力の低減化によって動作電圧が減少する傾向にあった。従って、CPUに電力を供給する為の電源では、より高速で大きな電流変動が生じるようになり、この電流変動に伴う電圧変動をこの電源の許容値内に抑えることが非常に困難になった。

## 【0003】

この為、図13に示すように、デカップリングコンデンサと呼ばれる積層コンデンサ100が電源102に接続される形で、電源の安定化対策に頻繁に使用されるようになった。そして、電流の高速で過渡的な変動時に素早い充放電によって、この積層コンデンサ100からCPU104に電流を供給して、電源102の電圧変動を抑えるようにしている。

## 【0004】

## 【発明が解決しようとする課題】

しかし、今日のCPUの動作周波数の一層の高周波数化に伴って、電流変動はより高速且つ大きなものとなり、図13に示す積層コンデンサ100自身が有している等価直列インダクタンス（ESL）が、電源の電圧変動に大きく影響するようになった。

## 【0005】

つまり、図13に示すCPU104の電源回路に用いられる従来の積層コンデンサ100では、その等価回路を表す図15に示された寄生成分であるESLが高いことから、図14に示す電流Iの変動に伴って、このESLが積層コンデン

サ 100 の充放電を阻害するようになる。この為、上記と同様に電源の電圧  $V$  の変動が図 14 のように大きくなり易く、今後の CPU の高速化には適応できなくなりつつあった。

#### 【0006】

この理由は、電流の過渡時である充放電時における電圧変動が下記の式 1 で近似され、 $ESL$  の高低が電源の電圧変動の大きさと関係するからである。

$$dV = ESL \cdot di / dt \cdots \text{式 1}$$

ここで、 $dV$  は過渡時の電圧変動 ( $V$ ) であり、 $i$  は電流変動量 ( $A$ ) であり、 $t$  は変動時間 (秒) である。

#### 【0007】

尚、図 16 に示す従来の積層コンデンサは、図 17 に示す二種類の内部導体 114、116 をそれぞれ設置した一対のセラミック層 112A が交互に積層されて、誘電体素体 112 が形成される構造となっている。また、二種類の内部導体 114、116 は、誘電体素体 112 の相互に対向する二つの側面 112B、112C にそれぞれ引き出され、誘電体素体 112 の外部に配置された端子電極 118、120 にそれぞれ接続される形になっていた。

本発明は上記事実を考慮し、 $ESL$  を大幅に低減した積層コンデンサを提供することを目的とする。

#### 【0008】

##### 【課題を解決するための手段】

請求項 1 による積層コンデンサは、複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される積層コンデンサであって、

誘電体素体の相互に対向する二側面にそれぞれ引き出される一対の第 1 内部導体と、

一対の第 1 内部導体が引き出された二側面と異なる誘電体素体の相互に対向する二側面にそれぞれ引き出される一対の第 2 内部導体と、

で上記複数の内部導体が構成され、

一対の第 1 内部導体及び一対の第 2 内部導体の内の一方の内部導体間に他方の

内部導体の何れか一つが配置されたことを特徴とする。

【0009】

請求項1に係る積層コンデンサによれば、複数の誘電体シートが積層されて形成される誘電体素体内に、誘電体シート間に挟まれる形で複数の内部導体がそれぞれ配置される構成を有している。また、誘電体素体の相互に対向する二側面に一对の第1内部導体がそれぞれ引き出され、これら一对の第1内部導体引き出された二側面と異なる誘電体素体の相互に対向する二側面に一对の第2内部導体それぞれ引き出されている。

つまり、これら一对の第1内部導体及び一对の第2内部導体により上記複数の内部導体が構成されており、一对の第1内部導体及び一对の第2内部導体の内の一方の内部導体間に他方の内部導体の何れか一つが配置されている。

【0010】

例えば、一つの第2内部導体が間に挟まれていることで、一对の第1内部導体同士が相互に同極となり且つ、これら一对の第1内部導体それぞれ誘電体素体の対向する二側面にそれぞれ引き出される構造となっているので、これら一对の第1内部導体内において、電流が相互に逆向きに流れるようになる。この一方、一对の第2内部導体においても、同様の理由から電流が相互に逆向きに流れるようになる。

【0011】

従って、一对の第1内部導体間で電流が逆向きに流れることで、磁界を相殺する作用が生じるだけでなく、一对の第2内部導体間で電流が逆向きに流れることでも、磁界を相殺する作用が生じる。そして、これら各内部導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ自体が持つ寄生インダクタンスを少なくでき、等価直列インダクタンスを低減する効果が生じるようになる。

【0012】

以上より、本請求項に係る積層コンデンサによれば、デカップリングコンデンサとして好適なように積層コンデンサの大幅な低ESL化が図られて、高周波数帯域での減衰量が大きくなるのに伴い、電源の電圧変動を抑制できるようになり、CPUの電源においてより高い効果を得ることができる。

## 【0013】

請求項2に係る積層コンデンサによれば、請求項1の積層コンデンサと同様の構成の他に、誘電体素体の相互に対向する二側面にそれぞれ配置され且つ一对の第1内部導体にそれぞれ接続される少なくとも一对の第1端子電極と、第1端子電極が配置される側面と異なる誘電体素体の相互に対向する二側面にそれぞれ配置され且つ一对の第2内部導体にそれぞれ接続される一对の第2端子電極と、を有するという構成を有している。

## 【0014】

つまり、相互に対向する一对の第1端子電極が相互に同極性を有する形に積層コンデンサの外部に接続され、また、相互に対向する一对の第2端子電極が相互に同極性を有する形に積層コンデンサの外部に接続されることで、一对の第1内部導体同士が相互に同極となると共に、一对の第2内部導体同士が相互に同極となり、請求項1の作用効果をより確実に達成できるようになる。

## 【0015】

請求項3に係る積層コンデンサによれば、請求項1及び請求項2の積層コンデンサと同様の構成の他に、第1内部導体及び第2内部導体の少なくとも何れかが、相互に並んで延びる形で分割されて誘電体素体の相互に対向する二側面に交互に突き出される複数の分割導体とされるという構成を有している。

## 【0016】

つまり、一对の第1内部導体をそれぞれ分割した複数対の分割導体同士間で電流が逆向きに流れ、また、一对の第2内部導体をそれぞれ分割した複数対の分割導体同士間で電流が逆向きに流れて、それぞれ磁界を相殺する作用が生じるだけでなく、それぞれ同一面上で相互に並んで延びて隣り合う分割導体同士間でも、電流が逆向きに流れることで、磁界を相殺する作用が生じる。

この結果として、これら各分割導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

## 【0017】

請求項4に係る積層コンデンサによれば、請求項1及び請求項3の積層コンデ



ンサと同様の構成の他に、誘電体素体が直方体形状に形成されるという構成を有している。

つまり、誘電体シートがそれぞれ長方形等の四辺形に形成され、これら誘電体シートが積層されることで、直方体形状に誘電体素体が形成されるようになる。この為、それぞれ誘電体素体の二側面ずつに引き出されている一对の第1内部導体及び一对の第2内部導体を有していることから、生産性の観点から最適な四つの側面を有する直方体形状に形成された誘電体素体の全ての側面に内部導体の引き出し部分が設けられる形になるので、ESLが低減される効果が最大限に発揮されるようになる。

#### 【0018】

請求項5に係る積層コンデンサによれば、請求項1から請求項4の積層コンデンサと同様の構成の他に、第1内部導体及び第2内部導体が、それぞれ誘電体素体内に複数対ずつ配置されるという構成を有している。

従って、第1内部導体及び第2内部導体をそれぞれ誘電体素体内に複数対ずつ配置することで、本請求項に係る積層コンデンサの静電容量が高まるだけでなく磁界を相殺する作用がさらに大きくなり、インダクタンスがより大幅に減少してESLが一層低減されるようになる。

#### 【0019】

##### 【発明の実施の形態】

以下、本発明に係る積層コンデンサの第1の実施の形態を図面に基づき説明する。

本実施の形態に係る積層コンデンサである積層セラミックコンデンサ（以下単に、積層コンデンサと言う）10を図1から図4に示す。これらの図に示すように、誘電体シートであるセラミックグリーンシートを複数枚積層した積層体を焼成することで得られた直方体状の焼結体である誘電体素体12を主要部として、この積層コンデンサ10が構成されている。この誘電体素体12内には、それぞれ略正方形に形成された内部導体21、内部導体23、内部導体22及び内部導体24が、上から順に配置されていて、それぞれの内部導体間には、セラミック層12Aがそれぞれ配置されている。

## 【0020】

以上より、本実施の形態では、焼成後の誘電体シートであるセラミック層12Aがそれぞれの間に挟まれつつ、誘電体素体12内に4種類の内部導体21、23、22、24が順に配置されており、さらに内部導体24の下側には、図3に示すように、上記と同じ順序でこれら4種類の内部導体21、23、22、24が繰返されてこれらの組が、例えば計二組配置されている。尚、これら内部導体21～24の材質としては、卑金属材料であるニッケル、ニッケル合金、銅或いは、銅合金が考えられるだけでなく、これらの金属を主成分とする材料が考えられる。

## 【0021】

さらに、図1から図3に示すように、内部導体21の左側部分には、誘電体素体12の左側の側面12B（図2に示す）に引き出される引出部21Aが形成されていて、この引き出された側面12Bから対向する側面12D（図2に示す）に向かってこの内部導体21が延びる形となっている。

この内部導体21の下側に配置されている内部導体23の手前側部分には、誘電体素体12の手前側の側面12C（図2に示す）に引き出される引出部23Aが形成されていて、この引き出された側面12Cから対向する側面12E（図2に示す）に向かってこの内部導体23が延びる形となっている。

## 【0022】

この内部導体23の下側に配置されている内部導体22の右側部分には、誘電体素体12の右側の側面12Dに引き出される引出部22Aが形成されていて、この引き出された側面12Dから対向する側面12Bに向かってこの内部導体22が延びる形となっている。

この内部導体22の下側に配置されている内部導体24の奥側部分には、誘電体素体12の奥側の側面12Eに引き出される引出部24Aが形成されていて、この引き出された側面12Eから対向する側面12Cに向かってこの内部導体24が延びる形となっている。

## 【0023】

つまり、図1及び図3において、一对の第1内部導体を構成する内部導体21

と内部導体 2 2 との間に内部導体 2 3 が配置され、また、一对の第 2 内部導体を構成する内部導体 2 3 と内部導体 2 4 との間に内部導体 2 2 が配置される構造になっている。そして、この内部導体 2 4 の下側にも、上記と同様に図 3 に示す 4 種類の内部導体 2 1、2 3、2 2、2 4 が順次配置されている。

#### 【0024】

従って、本実施の形態では、内部導体 2 1、2 2 が、誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D にそれぞれ引き出されており、また、内部導体 2 3、2 4 が、内部導体 2 1、2 2 の引き出された二側面 1 2 B、1 2 D と異なる誘電体素体 1 2 の相互に対向する二側面 1 2 C、1 2 E にそれぞれ引き出されている。つまり、これら 4 種類の内部導体 2 1、2 3、2 2、2 4 の引出部 2 1 A、2 3 A、2 2 A、2 4 A が、誘電体シートの図 1 及び図 2 の矢印 Z で示す積層方向に投影して相互に重ならない位置関係になるように、それぞれ誘電体素体 1 2 の各側面に配置されていることになる。

#### 【0025】

他方、内部導体 2 1 の引出部 2 1 A に接続されるように、図 2 及び図 3 に示す端子電極 3 1 が誘電体素体 1 2 の側面 1 2 B に位置する形で誘電体素体 1 2 の外側に配置されており、また、内部導体 2 2 の引出部 2 2 A に接続されるように、同じく端子電極 3 2 が誘電体素体 1 2 の側面 1 2 D に位置する形で誘電体素体 1 2 の外側に配置されている。

#### 【0026】

さらに、内部導体 2 3 の引出部 2 3 A に接続されるように、端子電極 3 3 が誘電体素体 1 2 の側面 1 2 C に位置する形で誘電体素体 1 2 の外側に配置されており、また、内部導体 2 4 の引出部 2 4 A に接続されるように、同じく端子電極 3 4 が誘電体素体 1 2 の側面 1 2 E に位置する形で誘電体素体 1 2 の外側に配置されている。

#### 【0027】

つまり、本実施の形態では、一对の第 1 端子電極である端子電極 3 1 及び端子電極 3 2 が、誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D にそれぞれ配置されており、また、一对の第 2 端子電極である端子電極 3 3 及び端子電極 3

4 が、端子電極 31 及び端子電極 32 の配置される二側面 12B、12D と異なる誘電体素体 12 の相互に対向する二側面 12C、12E にそれぞれ配置されている。

#### 【0028】

以上より、本実施の形態では、内部導体 21～24 がコンデンサの相互に対向する電極を構成し、積層コンデンサ 10 の側面 12B～12E にこの内部導体 21～24 に接続される端子電極 31～34 が配置されて、図 4 に示すような等価回路を構成している。この為、本実施の形態に係る積層コンデンサ 10 は、直方体である六面体形状とされる誘電体素体 12 の四つの側面 12B～12E 全てに、端子電極 31～34 がそれぞれ配置される構造になっている。

#### 【0029】

次に、本実施の形態に係る積層コンデンサ 10 の作用を説明する。

本実施の形態に係る積層コンデンサ 10 によれば、それぞれセラミック層 12A となる複数の誘電体シートが積層されて直方体形状に形成される誘電体素体 12 内に、これらセラミック層 12A 間に挟まれる形で複数の内部導体 がそれぞれ配置される構成を有している。

#### 【0030】

また、誘電体素体 12 の相互に対向する二側面 12B、12D に一对の内部導体 21、22 がそれぞれ引き出され、これら一对の内部導体 21、22 が引き出された二側面 12B、12D と異なる誘電体素体 12 の相互に対向する二側面 12C、12E に一对の内部導体 23、24 がそれぞれ引き出されている。

つまり、これら一对の内部導体 21、22 及び一对の内部導体 23、24 により上記複数の内部導体が構成されており、本実施の形態では、内部導体 21、22 間に内部導体 23 が配置され、また内部導体 23、24 間に内部導体 22 が配置されている。

#### 【0031】

さらに、本実施の形態では、誘電体素体 12 の相互に対向する二側面 12B、12D にそれぞれ配置される一对の端子電極 31、32 が、上記の一对の内部導体 21、22 にそれぞれ接続されている。また、この端子電極 31、32 が配置

される側面 12B、12D と異なる誘電体素体 12 の相互に対向する二側面 12C、12E にそれぞれ配置される一対の端子電極 33、34 が、上記の一対の内部導体 23、24 にそれぞれ接続されている。

#### 【0032】

つまり、例えば一対の内部導体 21、22 が、それぞれ誘電体素体 12 の対向する二側面 12B、12D にそれぞれ引き出されて、相互に対向する一対の端子電極 31、32 とそれぞれ接続されるだけでなく、上記のように一つの内部導体 23 がこれら内部導体 21、22 の間に挟まれる構造となっている。そして、コンデンサとしての機能を発揮するように、これら一対の端子電極 31、32 が相互に同極性を有する形に積層コンデンサ 10 の外部の配線等に接続されれば、これら一対の内部導体 21、22 内において、図 1 の矢印で示す形に電流が相互に逆向きに流れつつ、一対の内部導体 21、22 同士が相互に同極となる。

#### 【0033】

この一方、一対の内部導体 23、24 においても、相互に対向する一対の端子電極 33、34 が相互に同極性を有する形に積層コンデンサ 10 の外部の配線等に接続されれば、これら一対の内部導体 23、24 内において、同様の理由から図 1 の矢印で示す形に電流が相互に逆向きに流れつつ、一対の内部導体 23、24 同士が相互に同極となる。

#### 【0034】

従って、一対の内部導体 21、22 間で電流が逆向きに流れることで、磁界を相殺する作用が生じるだけでなく、一対の内部導体 23、24 間で電流が逆向きに流れることでも、磁界を相殺する作用が生じることになる。そして、これら各内部導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ 10 自体が持つ寄生インダクタンスを少なくでき、等価直列インダクタンスを低減する効果が生じるようになる。

#### 【0035】

以上より、本実施の形態に係る積層コンデンサ 10 によれば、デカップリングコンデンサとして好適なように積層コンデンサ 10 の大幅な低 ESL 化が図られて、高周波数帯域での減衰量が大きくなるのに伴い、電源の電圧変動を抑制でき

るようになり、CPUの電源においてより高い効果を得ることができる。

#### 【0036】

また、第1内部導体である内部導体21、22及び、第2内部導体である内部導体23、24が、それぞれ誘電体素体12内に複数対づつ配置されることで、本実施の形態に係る積層コンデンサ10の静電容量が高まるだけでなく、磁界を相殺する作用がさらに大きくなり、インダクタンスがより大幅に減少してESLが一層低減された積層コンデンサ10となる。

#### 【0037】

一方、本実施の形態に係る積層コンデンサ10の製造に際して、それぞれ長方形等の四辺形に形成された誘電体シートを積層することで、誘電体素体12を直方体形状に形成した。

この結果として、本実施の形態ではそれぞれ誘電体素体12の二側面づつに引き出されている一对の内部導体21、22及び一对の内部導体23、24を有していることから、生産性の観点から最適な四つの側面12B～12Eを有する直方体形状に形成された誘電体素体12の全ての側面12B～12Eに内部導体21～24の引き出し部分が設けられる形になるので、ESLが低減される効果が最大限に発揮されるようになる。

#### 【0038】

次に、本発明に係る積層コンデンサの第2の実施の形態を図5及び図6に基づき説明する。尚、第1の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

上記の第1の実施の形態では、各内部導体がそれぞれ一体的に形成されていたのに対して本実施の形態では、図5及び図6に示すように、第1の実施の形態の内部導体21が、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12D（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体41、42とされている。また、第1の実施の形態の内部導体22が、同様に相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12Dに交互であって、上記と逆に引き出される複数（本形態では2つ）の分割導体43、44とされている。

## 【0039】

つまり、積層方向で相互に対向して位置した分割導体41と分割導体43とが、相互に対向する二側面12B、12Dにそれぞれ引き出される形とされており、同じく積層方向で相互に対向して位置した分割導体42と分割導体44とが、相互に対向する二側面12D、12Bにそれぞれ引き出される形とされている。この為、本実施の形態では、分割導体41及び分割導体44が図2に示す端子電極31にそれぞれ接続されており、分割導体42及び分割導体43が同じく図2に示す端子電極32にそれぞれ接続されていることになる。

## 【0040】

一方、第1の実施の形態の内部導体23も、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12C、12E（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体45、46とされている。また、第1の実施の形態の内部導体24も、同様に相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12C、12Eに交互であって、上記と逆に引き出される複数（本形態では2つ）の分割導体47、48とされている。

## 【0041】

つまり、積層方向で相互に対向して位置した分割導体45と分割導体47とが、相互に対向する二側面12C、12Eにそれぞれ引き出される形とされており、同じく積層方向で相互に対向して位置した分割導体46と分割導体48とが、相互に対向する二側面12E、12Cにそれぞれ引き出される形とされている。この為、本実施の形態では、分割導体45及び分割導体48が図2に示す端子電極33にそれぞれ接続されており、分割導体46及び分割導体47が同じく図2に示す端子電極34にそれぞれ接続されていることになる。

## 【0042】

以上より、分割導体41、42と分割導体43、44との間で、図5の矢印で示す形に電流が逆向きに流れ、また、分割導体45、46と分割導体47、48との間で、図5の矢印で示す形に電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じるだけでなく、それぞれ同一面上で相互に並んで延びて隣り

合う分割導体 4 1、4 2 同士、分割導体 4 3、4 4 同士、分割導体 4 5、4 6 同士及び、分割導体 4 7、4 8 同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

#### 【0043】

この結果として、これら各内部導体間での磁界の相殺作用が生じるのに伴って、積層コンデンサ 10 自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

#### 【0044】

次に、本発明に係る積層コンデンサの第 3 の実施の形態を図 7 に基づき説明する。尚、第 1 の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

本実施の形態では、図 7 に示すように、第 1 の実施の形態の内部導体 2 1 が、相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D (図 2 に示す) に交互に引き出される複数 (本形態では 3 つ) の分割導体 5 1、5 2、5 3 とされている。

#### 【0045】

また、第 1 の実施の形態の内部導体 2 2 が、同様に相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 B、1 2 D に交互であって、上記と逆に引き出される複数 (本形態では 3 つ) の分割導体 5 4、5 5、5 6 とされている。

#### 【0046】

つまり、積層方向で相互に対向して位置した分割導体 5 1 と分割導体 5 4 とが、相互に対向する二側面 1 2 B、1 2 D にそれぞれ引き出される形とされており、同じく積層方向で相互に対向して位置した分割導体 5 2 と分割導体 5 5 とが、相互に対向する二側面 1 2 D、1 2 B にそれぞれ引き出される形とされており、同じく積層方向で相互に対向して位置した分割導体 5 3 と分割導体 5 6 とが、相互に対向する二側面 1 2 B、1 2 D にそれぞれ引き出される形とされている。

この為、本実施の形態では、分割導体 5 1、5 3、5 5 が図 2 に示す端子電極 3 1 にそれぞれ接続されており、分割導体 5 2、5 4、5 6 が同じく図 2 に示す



端子電極 32 にそれぞれ接続されていることになる。

【0047】

一方、第1の実施の形態の内部導体 23 も、相互に並んで延びる形で分割されて誘電体素体 12 の相互に対向する二側面 12C、12E（図2に示す）に交互に引き出される複数（本形態では3つ）の分割導体 57、58、59 とされている。また、第1の実施の形態の内部導体 24 も、同様に相互に並んで延びる形で分割されて誘電体素体 12 の相互に対向する二側面 12C、12E に交互であって、上記と逆に引き出される複数（本形態では3つ）の分割導体 60、61、62 とされている。

【0048】

つまり、積層方向で相互に対向して位置した分割導体 57 と分割導体 60 とが、相互に対向する二側面 12C、12E にそれぞれ引き出される形とされており、同じく積層方向で相互に対向して位置した分割導体 58 と分割導体 61 とが、相互に対向する二側面 12E、12C にそれぞれ引き出される形とされており、同じく積層方向で相互に対向して位置した分割導体 59 と分割導体 62 とが、相互に対向する二側面 12C、12E にそれぞれ引き出される形とされている。

この為、本実施の形態では、分割導体 58、60、62 が図2に示す端子電極 33 にそれぞれ接続されており、分割導体 57、59、61 が同じく図2に示す端子電極 34 にそれぞれ接続されていることになる。

【0049】

以上より、分割導体 51、52、53 と分割導体 54、55、56 との間で、図7の矢印で示す形に電流が逆向きに流れ、また、分割導体 57、58、59 と分割導体 60、61、62 との間で、図7の矢印で示す形に電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じるようになる。さらに、それぞれ同一面上で相互に並んで延びる分割導体 51、52、53 同士、分割導体 54、55、56 同士、分割導体 57、58、59 同士及び、分割導体 60、61、62 同士でも、隣り合う分割導体同士間で電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

【0050】

この結果として、第2の実施の形態と同様に積層コンデンサ10自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

#### 【0051】

次に、本発明に係る積層コンデンサの第4の実施の形態を図8に基づき説明する。尚、第1の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

本実施の形態では、図8に示すように、第1の実施の形態の内部導体21が、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12D（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体71、72とされている。但し、本実施の形態では、分割導体71がU字形に形成され、また分割導体72がT字形に形成されていて、分割導体71の図8における左右方向にそれぞれ延びる先端側部分間に、分割導体72の先端側部分が入り込む形となっている。

#### 【0052】

また、第1の実施の形態の内部導体22が、同様に相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12Dに交互であって、上記と逆に引き出される複数（本形態では2つ）の分割導体73、74とされている。但し、本実施の形態では、分割導体73がU字形に形成され、また分割導体74がT字形に形成されていて、分割導体73の図8における左右方向にそれぞれ延びる先端側部分間に、分割導体74の先端側部分が入り込む形となっている。

#### 【0053】

一方、第1の実施の形態の内部導体23も、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12C、12E（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体75、76とされている。但し、本実施の形態では、分割導体75がU字形に形成され、また分割導体76がT字形に形成されていて、分割導体75の図8における手前側から奥側にそれぞれ延びる先端側部分間に、分割導体76の先端側部分が入り込む形となっている。

## 【 0 0 5 4 】

また、第 1 の実施の形態の内部導体 2 4 も、同様に相互に並んで延びる形で分割されて誘電体素体 1 2 の相互に対向する二側面 1 2 C、1 2 E に交互であって、上記と逆に引き出される複数（本形態では 2 つ）の分割導体 7 7、7 8 とされている。但し、本実施の形態では、分割導体 7 7 が U 字形に形成され、また分割導体 7 8 が T 字形に形成されていて、分割導体 7 7 の図 8 における奥側から手前側にそれぞれ延びる先端側部分間に、分割導体 7 8 の先端側部分が入り込む形となっている。

## 【 0 0 5 5 】

そして、これら分割導体 7 1、7 4 が端子電極 3 1 に接続され、分割導体 7 2、7 3 が端子電極 3 2 に接続され、分割導体 7 5、7 8 が端子電極 3 3 に接続され、分割導体 7 6、7 7 が端子電極 3 4 に接続される形で、各分割導体 7 1～7 8 が、第 2 の実施の形態と同様に図 2 に示す各端子電極 3 1～3 4 にそれぞれ接続されるようになる。

## 【 0 0 5 6 】

以上より、積層方向で相互に対向して位置した分割導体 7 1 と分割導体 7 3 との間で、図 8 の矢印で示す形に電流が逆向きに流れると共に、同様に位置した分割導体 7 2 と分割導体 7 4 との間で同様に電流が逆向きに流れ、また、積層方向で相互に対向して位置した分割導体 7 5 と分割導体 7 7 との間で、図 8 の矢印で示す形に電流が逆向きに流れると共に、同様に位置した分割導体 7 6 と分割導体 7 8 との間で同様に電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じるようになる。

## 【 0 0 5 7 】

さらに、T 字形の分割導体 7 2 が U 字形の分割導体 7 1 の間に入り込む形で、同一面上で相互に並んで延びて隣り合う分割導体 7 1、7 2 同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。また、同様の構造となっている分割導体 7 3、7 4 同士、分割導体 7 5、7 6 同士及び、分割導体 7 7、7 8 同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作

用が生じる。

#### 【0058】

この結果として、第2の実施の形態と同様に積層コンデンサ10自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

#### 【0059】

次に、本発明に係る積層コンデンサの第5の実施の形態を図9に基づき説明する。尚、第1の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

本実施の形態では、図9に示すように、第1の実施の形態の内部導体21が、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12D（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体81、82とされている。但し、本実施の形態では、これら分割導体81及び分割導体82がそれぞれ略三角形に形成されている。

#### 【0060】

また、第1の実施の形態の内部導体22が、同様に相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12B、12Dに交互であって、上記と逆に引き出される複数（本形態では2つ）の分割導体83、84とされている。但し、本実施の形態では、これら分割導体83及び分割導体84がそれぞれ略三角形に形成されている。

#### 【0061】

一方、第1の実施の形態の内部導体23も、相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12C、12E（図2に示す）に交互に引き出される複数（本形態では2つ）の分割導体85、86とされている。但し、本実施の形態では、これら分割導体85及び分割導体86がそれぞれ略三角形に形成されている。

#### 【0062】

また、第1の実施の形態の内部導体24も、同様に相互に並んで延びる形で分割されて誘電体素体12の相互に対向する二側面12C、12Eに交互であって

、上記と逆に引き出される複数（本形態では2つ）の分割導体87、88とされている。但し、本実施の形態では、これら分割導体87及び分割導体88がそれぞれ略三角形に形成されている。

#### 【0063】

そして、これら分割導体81、84が端子電極31に接続され、分割導体82、83が端子電極32に接続され、分割導体85、88が端子電極33に接続され、分割導体86、87が端子電極34に接続される形で、各分割導体81～88が、第2の実施の形態と同様に図2に示す各端子電極31～34にそれぞれ接続されるようになる。

#### 【0064】

以上より、積層方向で相互に対向して位置した分割導体81と分割導体83との間で、図9の矢印で示す形に電流が逆向きに流れると共に、同様に位置した分割導体82と分割導体84との間で同様に電流が逆向きに流れ、また、積層方向で相互に対向して位置した分割導体85と分割導体87との間で、図9の矢印で示す形に電流が逆向きに流れると共に、同様に位置した分割導体86と分割導体88との間で同様に電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じるようになる。

#### 【0065】

さらに、それぞれ同一面上で相互に並んで延びて隣り合う分割導体81、82同士、分割導体83、84同士、分割導体85、86同士及び、分割導体87、88同士でも、電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

この結果として、第2の実施の形態と同様に積層コンデンサ10自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

#### 【0066】

次に、本発明に係る積層コンデンサの第6の実施の形態を図10に基づき説明する。尚、第1の実施の形態で説明した部材と同一の部材には同一の符号を付して、重複した説明を省略する。

本実施の形態では、図10に示すように、一对の第1内部導体が、第1の実施の形態と略同様に形成された内部導体91及び内部導体92とされている。この一方、一对の第2内部導体が、第3の実施の形態と同様に分割して形成された、3つの分割導体57、58、59及び3つの分割導体60、61、62とされている。

#### 【0067】

この為、本実施の形態では、内部導体91が端子電極31に接続されており、内部導体92が端子電極32に接続されている。また、分割導体58、60、62が端子電極33にそれぞれ接続されており、分割導体57、59、61が端子電極34にそれぞれ接続されている。

#### 【0068】

以上より、積層方向で相互に対向して位置した内部導体91と内部導体92との間で、図10の矢印で示す形に電流が逆向きに流れ、また、同様に位置した分割導体57、58、59と分割導体60、61、62との間で同様に電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じるだけでなく、それぞれ同一面上で相互に並んで延びる分割導体57、58、59同士及び、分割導体60、61、62同士でも、隣り合う分割導体同士間で電流が逆向きに流れることで、それぞれ磁界を相殺する作用が生じる。

#### 【0069】

この結果として、第2の実施の形態と同様に積層コンデンサ10自体が持つ寄生インダクタンスをより一層少なくでき、等価直列インダクタンスを低減する効果が増大するようになる。

#### 【0070】

次に、ネットワークアナライザを用いて、以下の各試料のSパラメータのS21特性を測定し、各試料の減衰特性をそれぞれ求めた。まず、各試料となるサンプルの内容を説明する。つまり、コンデンサとして一般的な図16及び図17に示す2端子型積層コンデンサを従来例とし、図5及び図6に示す第2の実施の形態に係る4端子型積層コンデンサを実施例とした。そして、ネットワークアナライザのPort1及びPort2に、この従来例を図11(A)に示すように接

続し、また、同じくこの実施例を図11(B)に示すように接続して、それぞれ測定した。

#### 【0071】

ここで、減衰特性の実測値と図15に示す等価回路の減衰量とが合致するように、等価回路の定数を算出した。そして、図12に示す各試料の減衰特性のデータから、20MHz以上の高周波数の帯域における実施例の減衰量が、従来例に比べて約15dBほど増えていることが分かる。この為、このデータによって高周波特性の改善が実施例に見られることが理解できる。

他方、算出して表1に表すESLに関しても、従来例に比べて実施例は大幅に低減されており、本発明の効果がこの表1によっても実証されることが確認できた。

#### 【0072】

【表1】

	C ( $\mu$ F)	ESR (m $\Omega$ )	ESL (pH)
従来例	1.038	6.3	825.2
実施例	0.954	3.3	102.3

#### 【0073】

この表1で、Cは静電容量であり、ESRは等価直列抵抗である。また、ここで用いた各試料の寸法としては、図16及び図2に示すように、一対の内部導体引き出されている誘電体素体の側面間の距離を寸法Lとし、一対の内部導体引き出された誘電体素体の側面に対して直交する側面間の距離を寸法Wとした時に、従来例がL=2.0mmでW=1.25mmであった。また、実施例は、L=1.6mmでW=1.6mmであった。

#### 【0074】

尚、上記実施の形態に係る積層コンデンサ10では、4層ずつで二組の計8層を有する構造とされているものの、層数はこれらの数に限定されずさらに多数とし、例えば層数を例えば数十或いは数百としても良い。また、上記実施の形態の

内の第 2 の実施の形態以降には、分割導体がそれぞれ 2 つづつ或いは 3 つづつ配置される構造が示されているが、これら分割導体を 4 つづつ以上配置するようにしても良い。

#### 【0075】

#### 【発明の効果】

本発明によれば、ESL を大幅に低減した積層コンデンサを提供することが可能となる。

#### 【図面の簡単な説明】

#### 【図 1】

本発明の第 1 の実施の形態に係る積層コンデンサの分解斜視図である。

#### 【図 2】

本発明の第 1 の実施の形態に係る積層コンデンサを示す斜視図である。

#### 【図 3】

本発明の第 1 の実施の形態に係る積層コンデンサを示す断面図であって、図 2 の 3-3 矢視線断面に対応する図である。

#### 【図 4】

本発明の第 1 の実施の形態に係る積層コンデンサの等価回路図である。

#### 【図 5】

本発明の第 2 の実施の形態に係る積層コンデンサの分解斜視図である。

#### 【図 6】

本発明の第 2 の実施の形態に係る積層コンデンサを示す断面図であって、図 2 の 3-3 矢視線断面に対応する図である。

#### 【図 7】

本発明の第 3 の実施の形態に係る積層コンデンサの分解斜視図である。

#### 【図 8】

本発明の第 4 の実施の形態に係る積層コンデンサの分解斜視図である。

#### 【図 9】

本発明の第 5 の実施の形態に係る積層コンデンサの分解斜視図である。

#### 【図 10】



本発明の第 6 の実施の形態に係る積層コンデンサの分解斜視図である。

【図 1 1】

ネットワークアナライザへの各試料の接続を示す回路図であって、(A) は従来例の接続を示す図であり、(B) は実施例の接続を示す図である。

【図 1 2】

各試料の減衰特性を表すグラフを示した図である。

【図 1 3】

従来例の積層コンデンサを採用した回路図である。

【図 1 4】

従来例の積層コンデンサを採用した回路における電流変動と電圧変動との関係を表すグラフを示した図である。

【図 1 5】

従来例に係る積層コンデンサの等価回路図である。

【図 1 6】

従来例に係る積層コンデンサを示す斜視図である。

【図 1 7】

従来例に係る積層コンデンサの内部導体の部分を示す分解斜視図である。

【符号の説明】

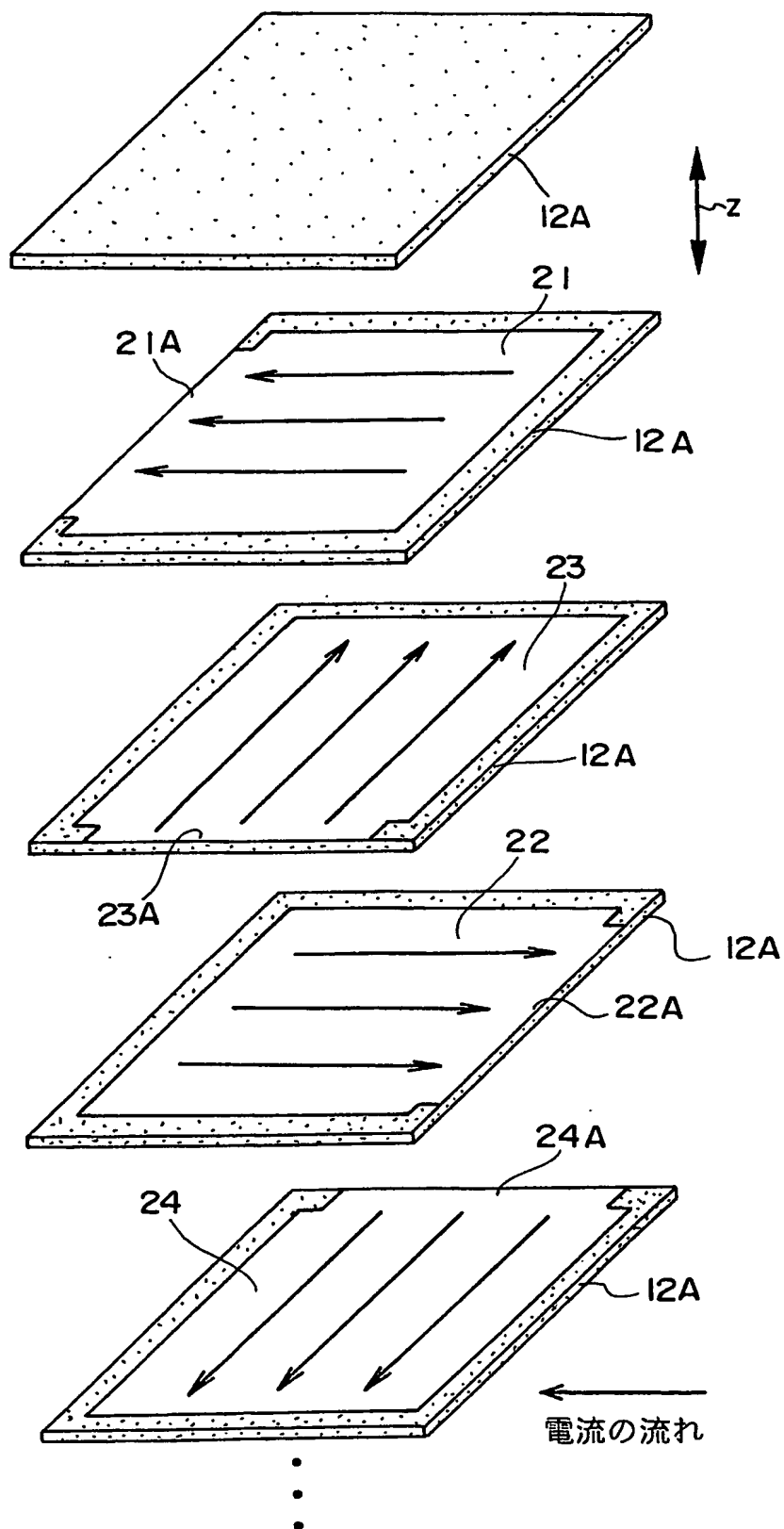
1 0	積層コンデンサ
1 2	誘電体素体
1 2 B	側面
1 2 C	側面
1 2 D	側面
1 2 E	側面
2 1、2 2	内部電極 (第 1 内部導体)
2 3、2 4	内部電極 (第 2 内部導体)
3 1、3 2	端子電極 (第 1 端子電極)
3 3、3 4	端子電極 (第 2 端子電極)
4 1 ~ 4 4	分割導体 (第 1 内部導体)

4 5 ~ 4 8	分割導体 (第 2 内部導体)
5 1 ~ 5 6	分割導体 (第 1 内部導体)
5 7 ~ 6 2	分割導体 (第 2 内部導体)
7 1 ~ 7 4	分割導体 (第 1 内部導体)
7 5 ~ 7 8	分割導体 (第 2 内部導体)
8 1 ~ 8 4	分割導体 (第 1 内部導体)
8 5 ~ 8 8	分割導体 (第 2 内部導体)
9 1、9 2	内部電極 (第 1 内部導体)

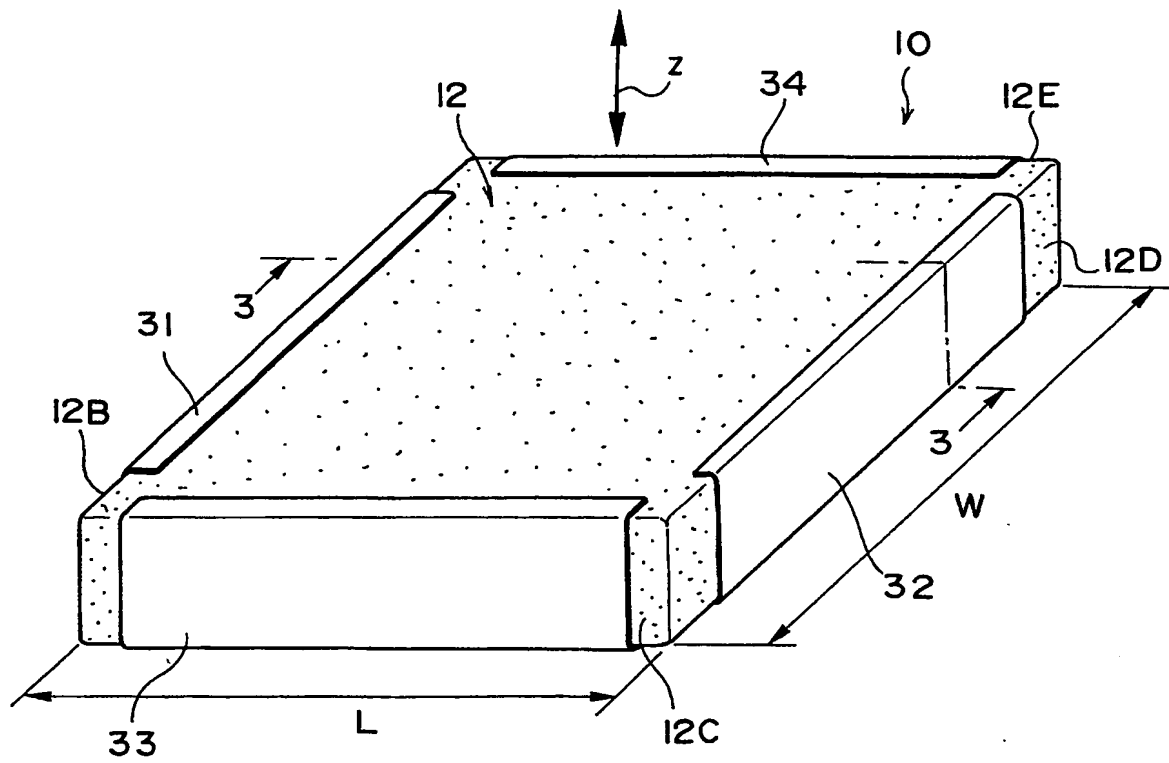
【書類名】

図面

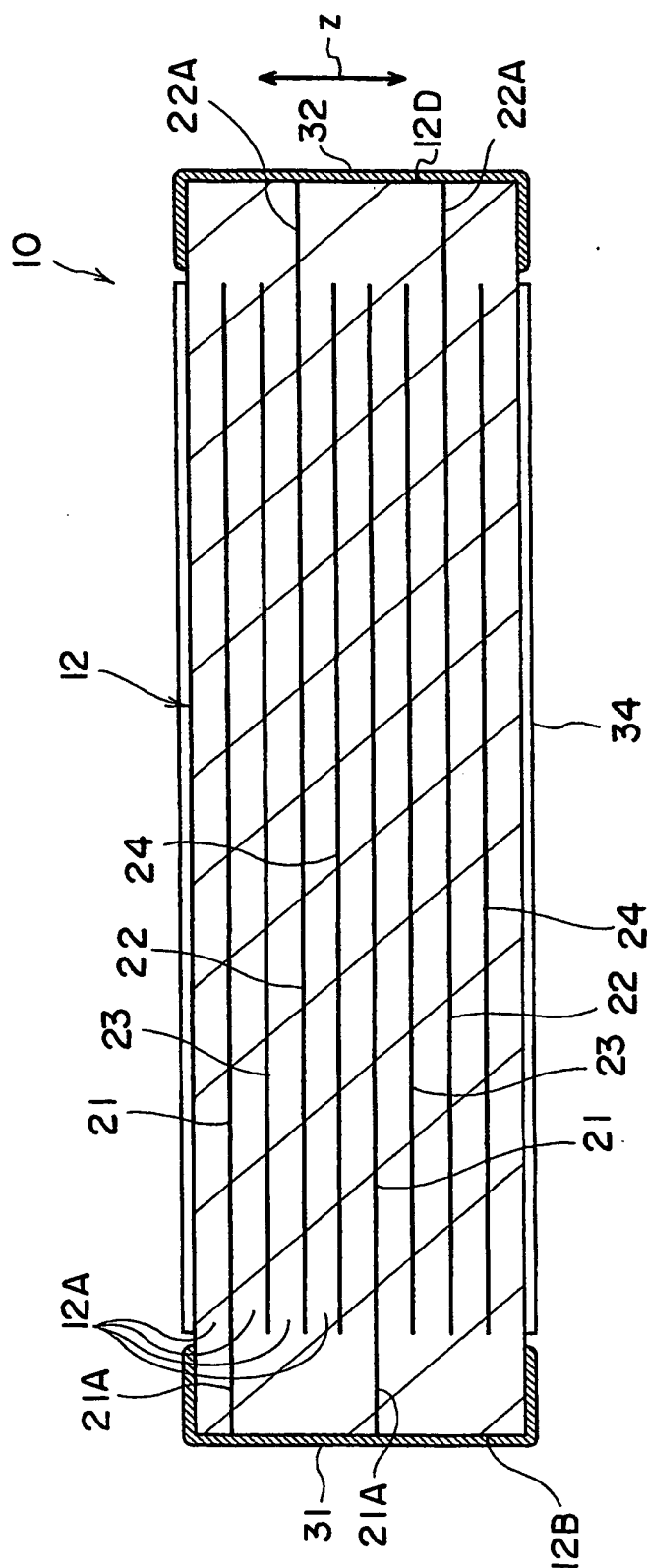
【図 1】



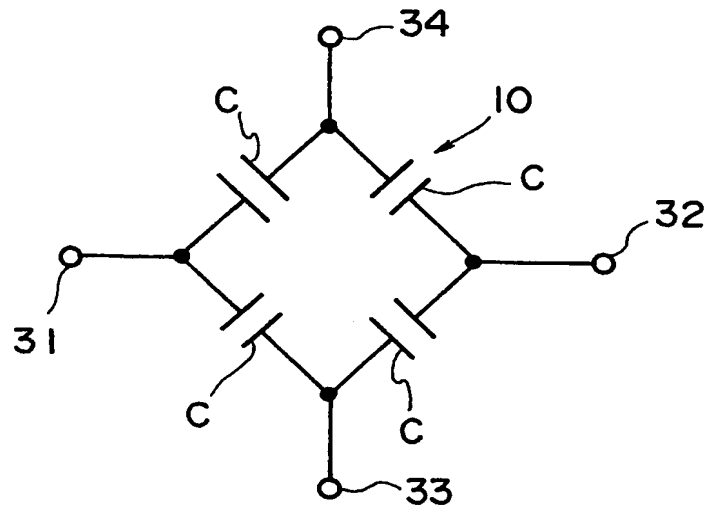
【図 2】



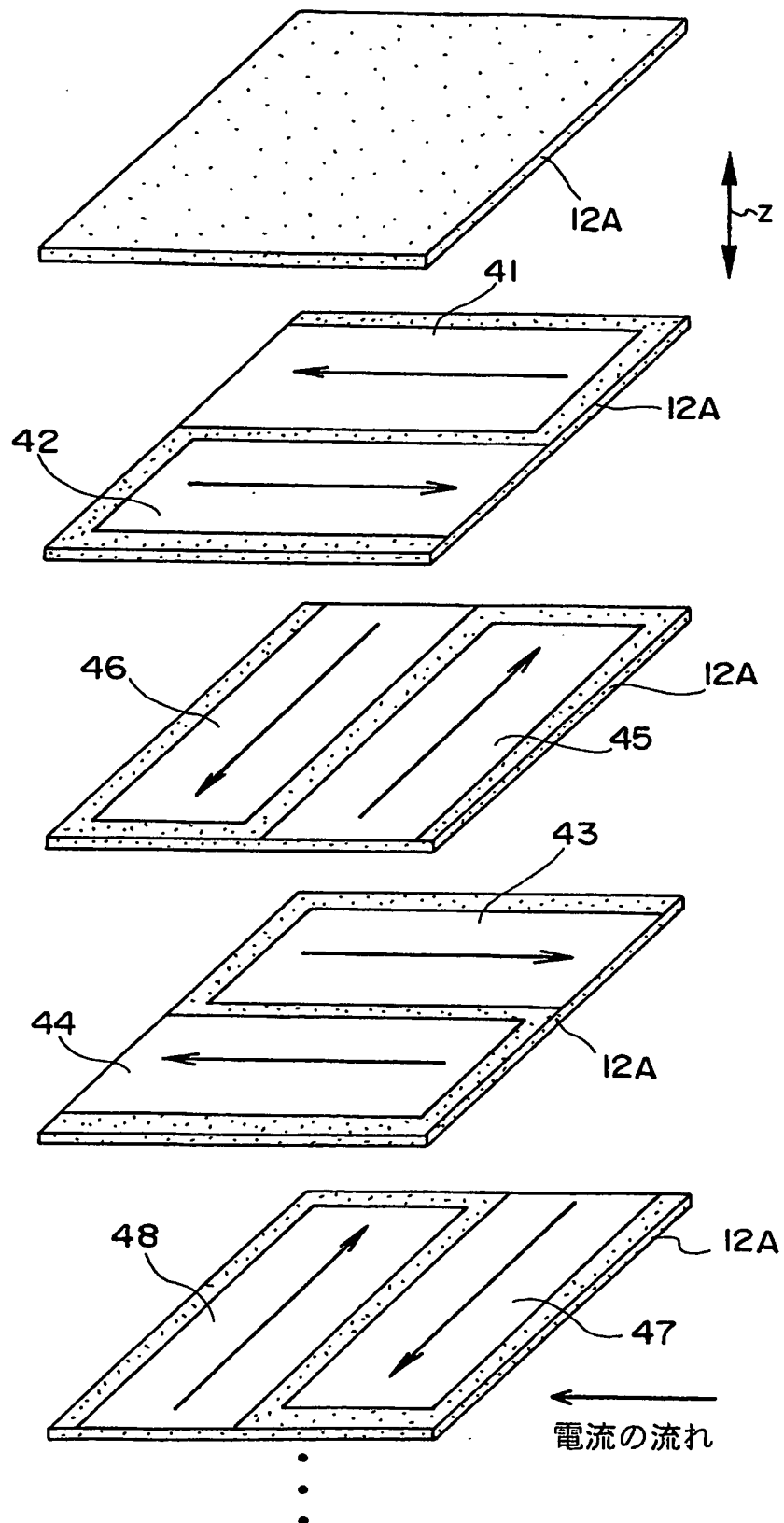
【図 3】



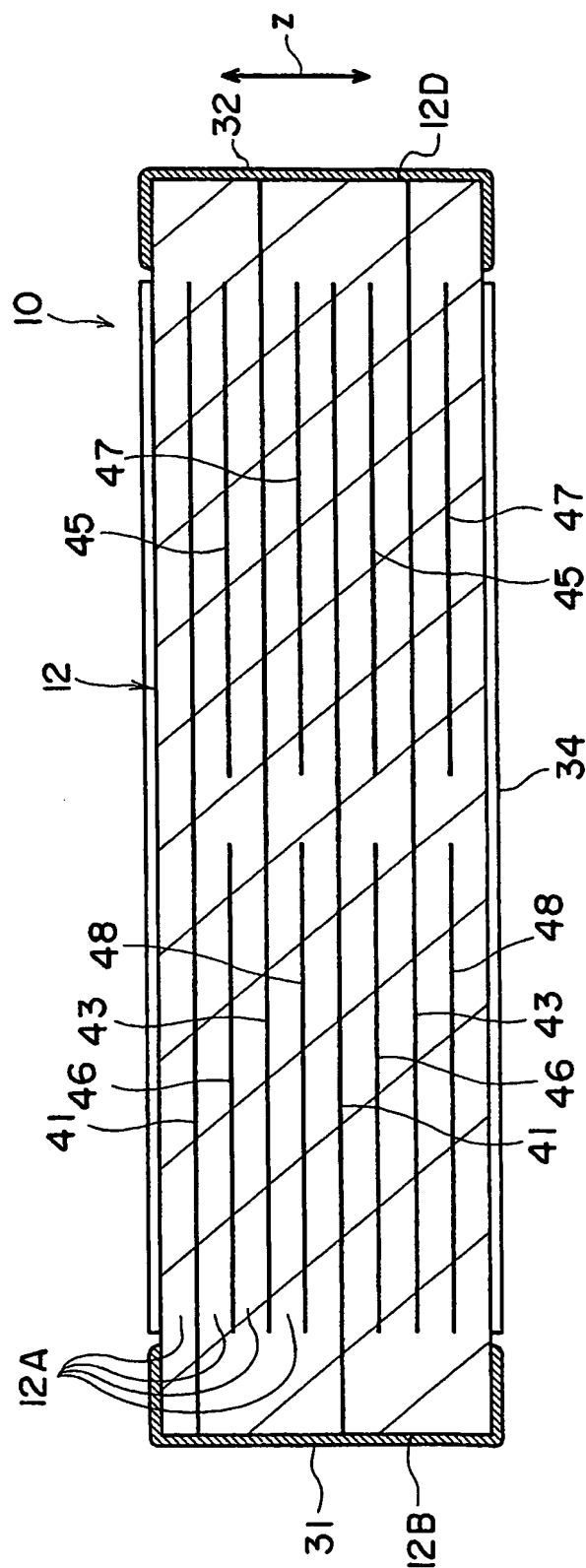
【図 4】



【図 5】

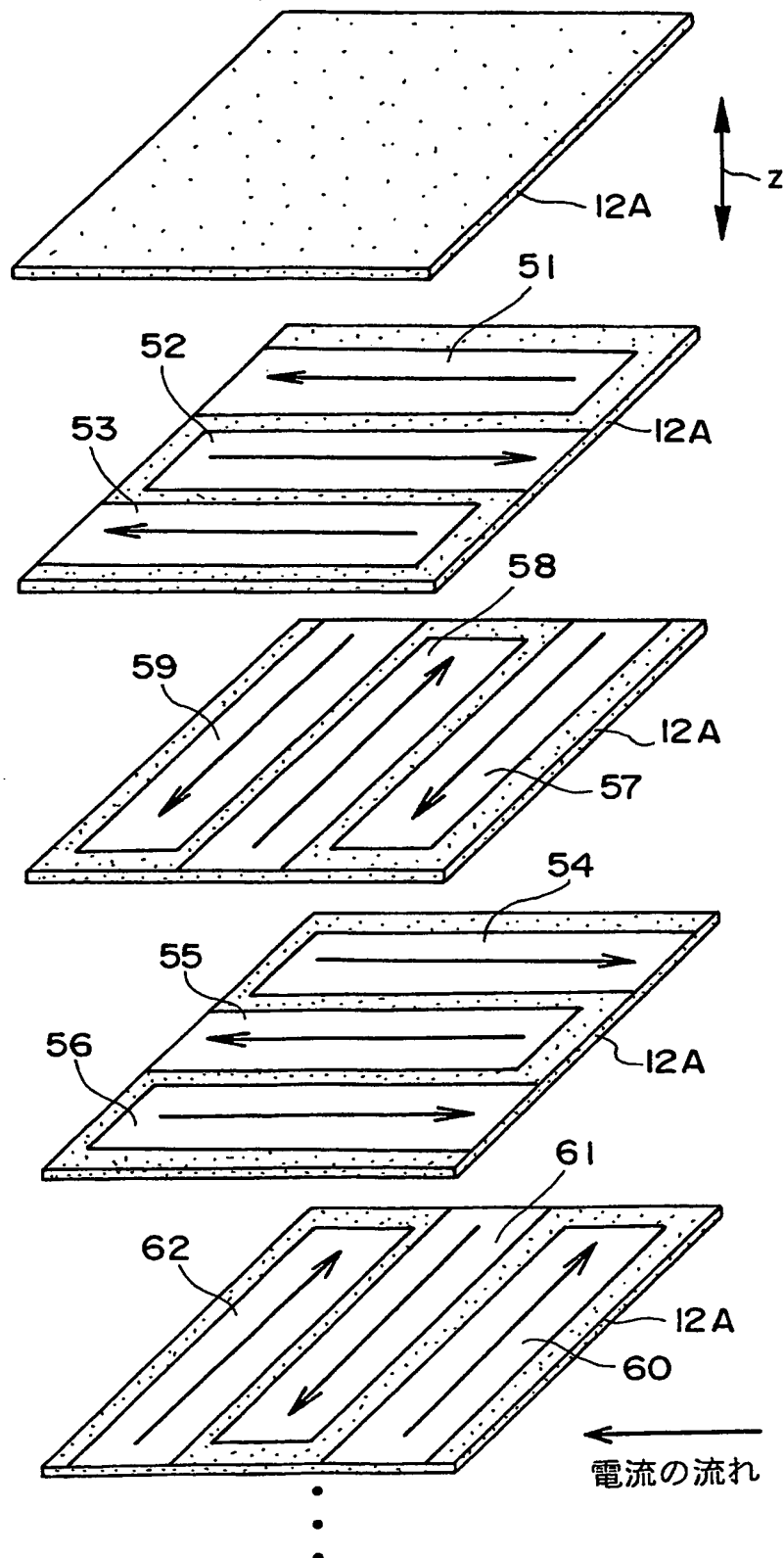


【図 6】

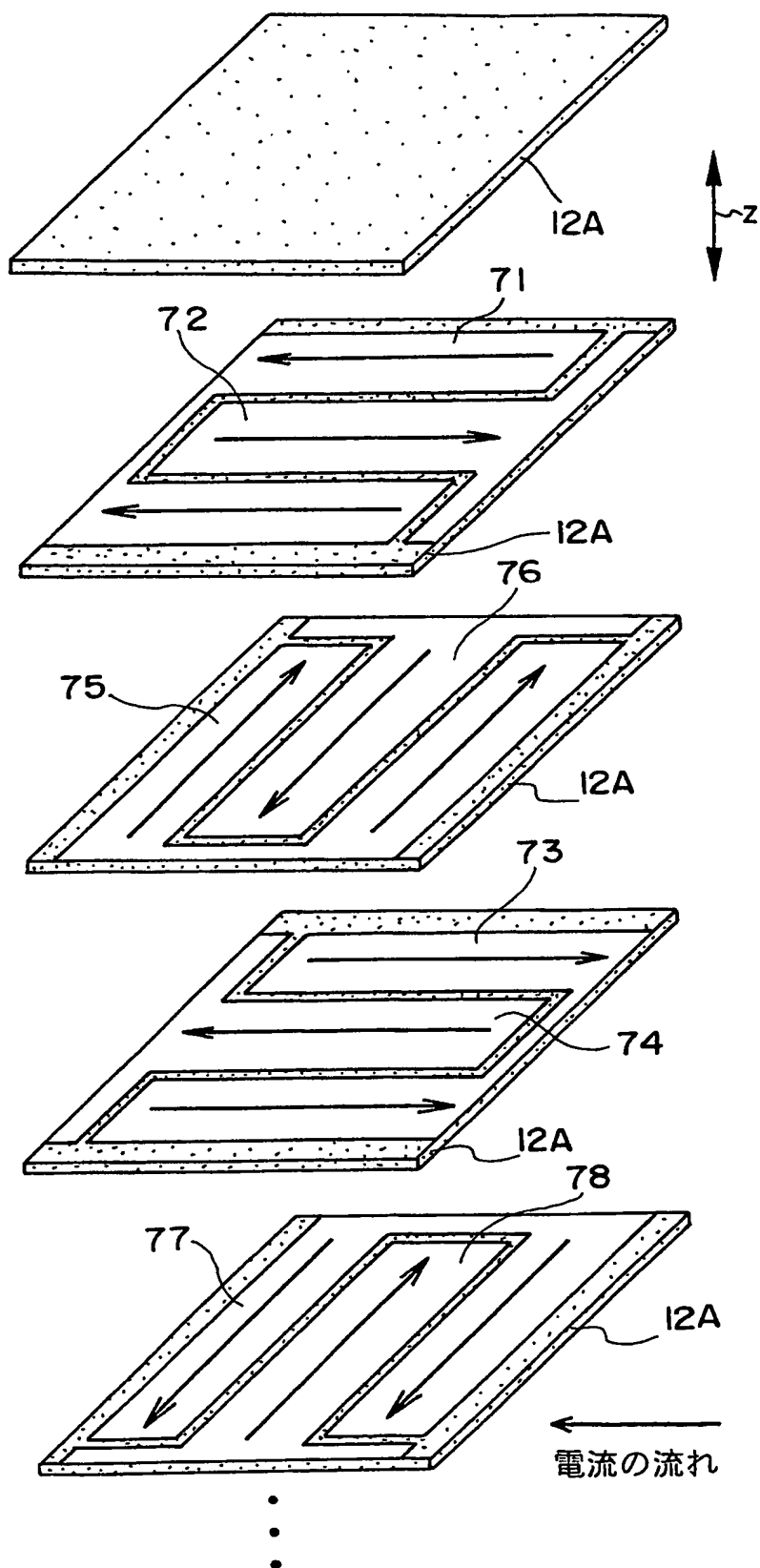




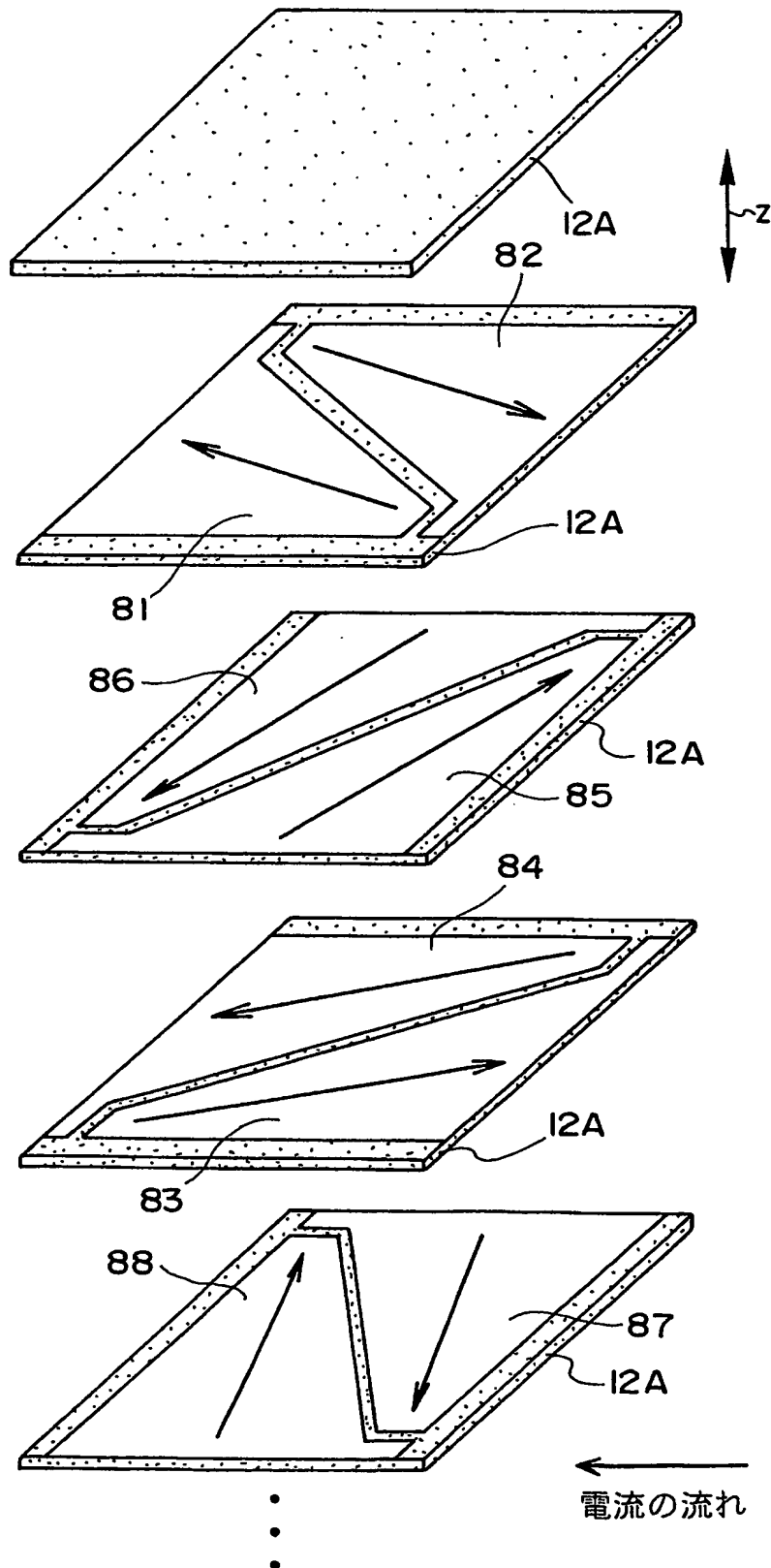
【図 7】



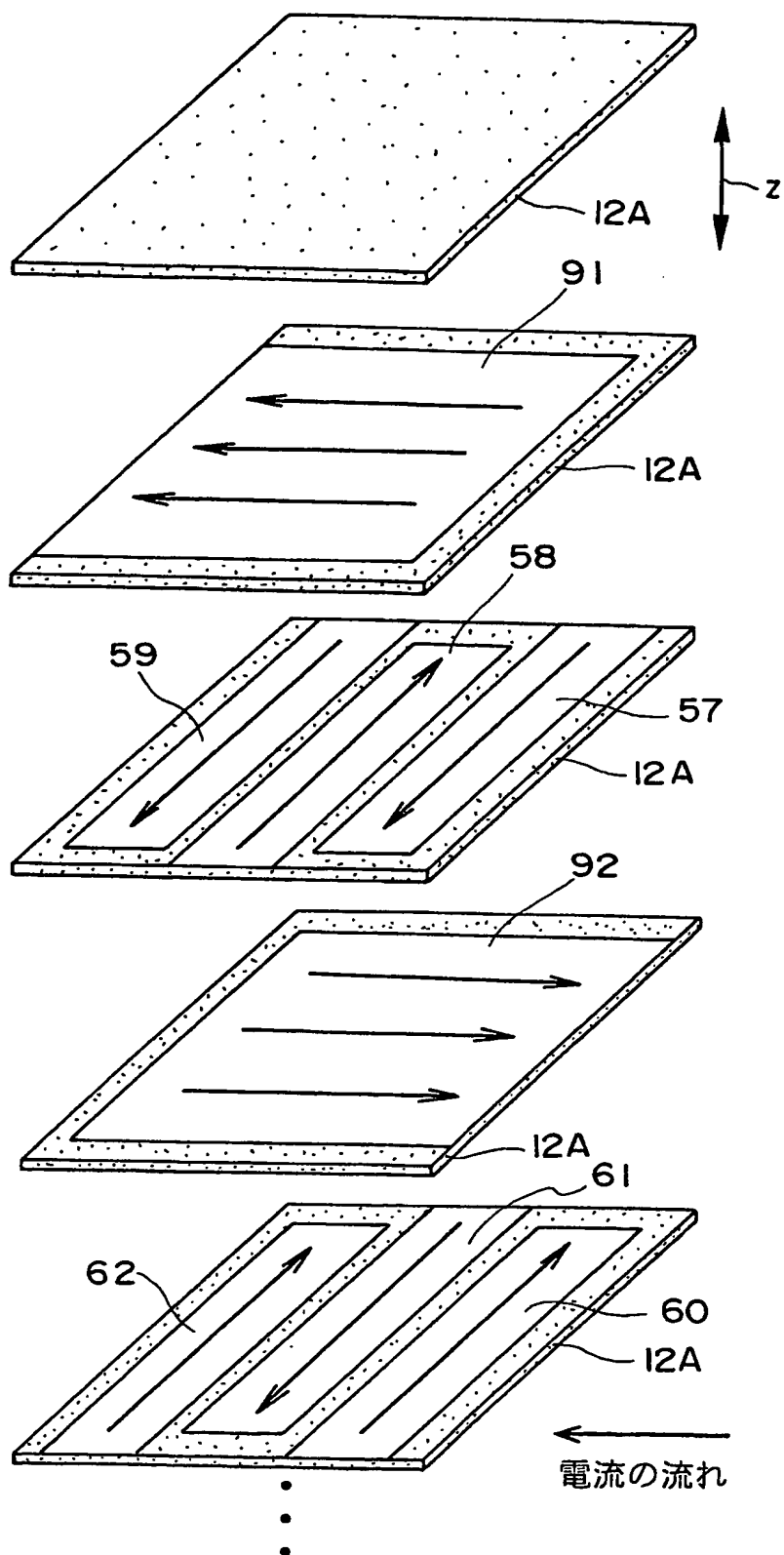
【図 8】



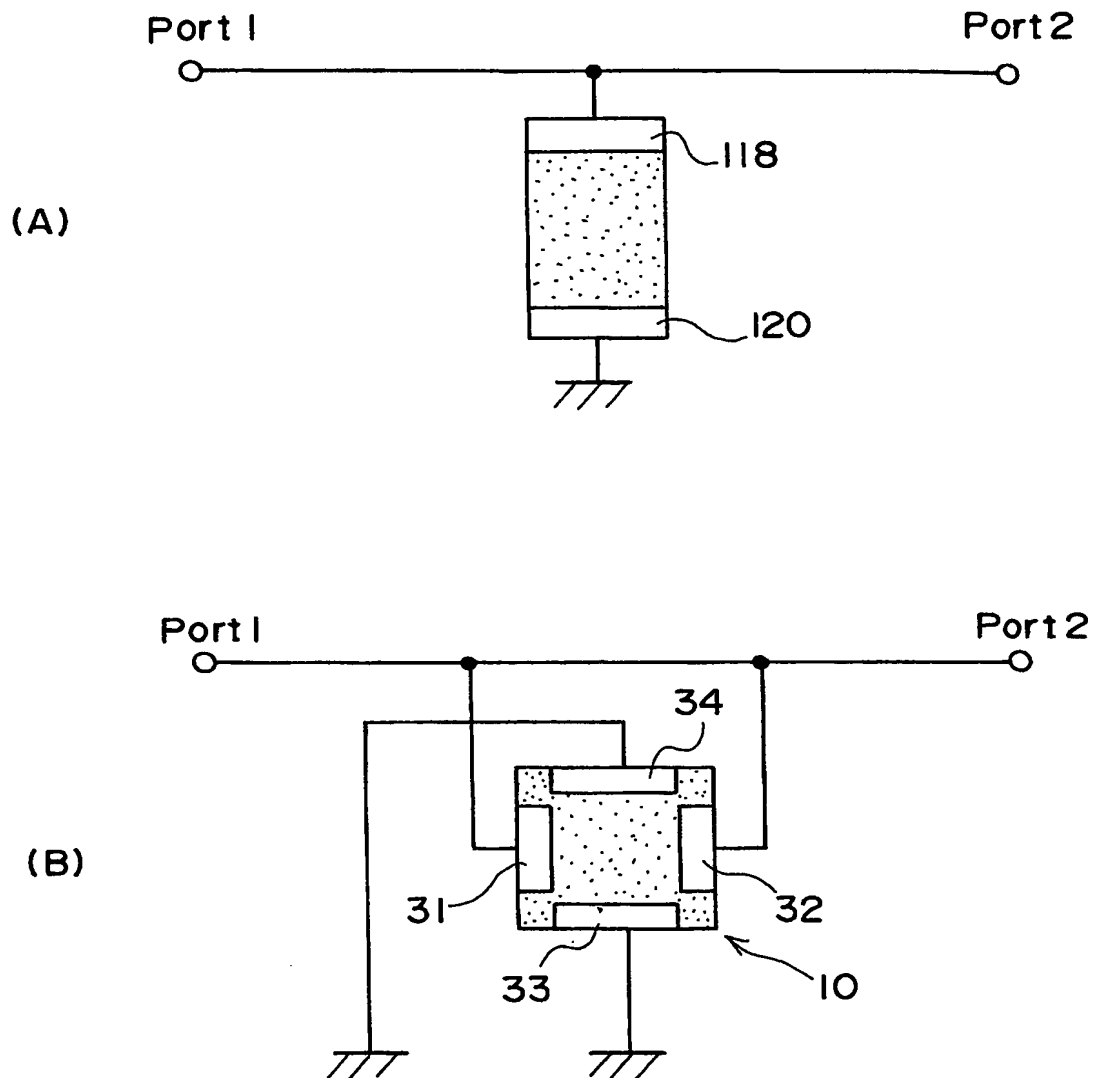
【図9】



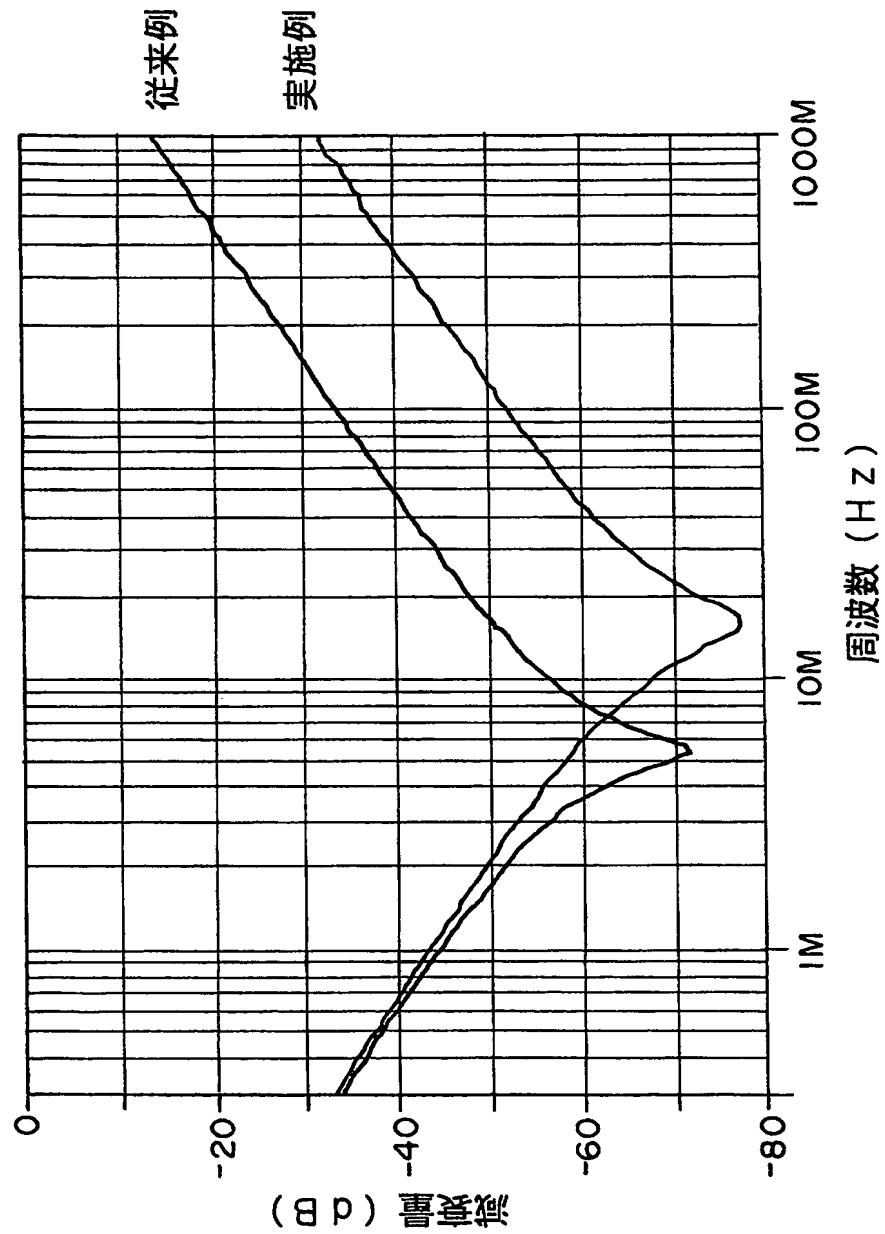
【図 10】



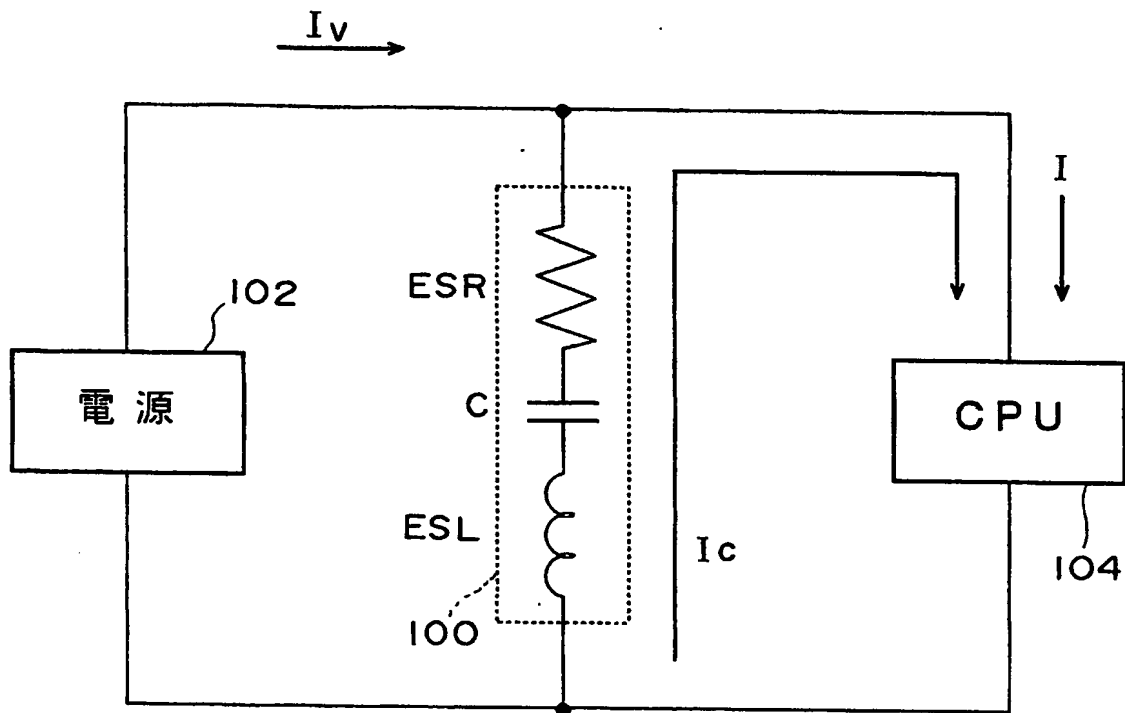
【図 11】



【図 12】

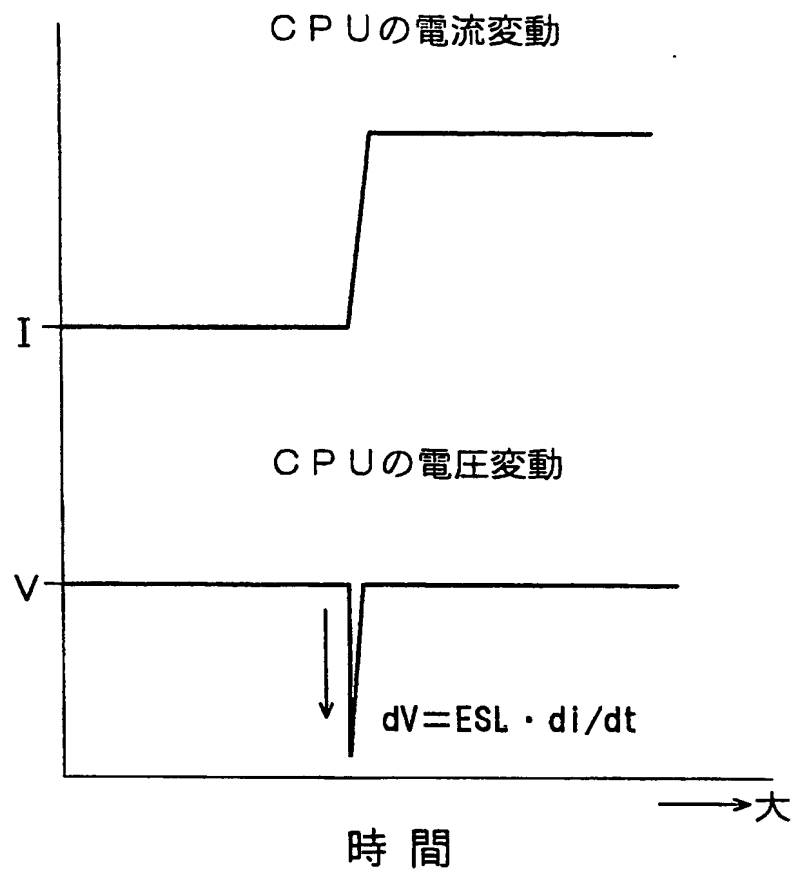


【図13】

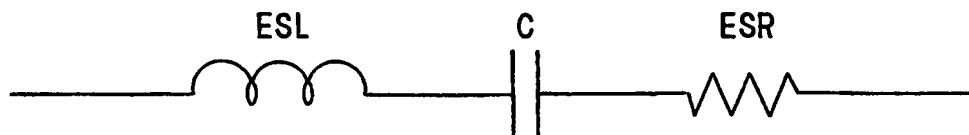


$I$  : CPUの駆動電流  
 $I_c$  : コンデンサからの放電電流  
 $I_v$  : 電源からの電流

【図 14】



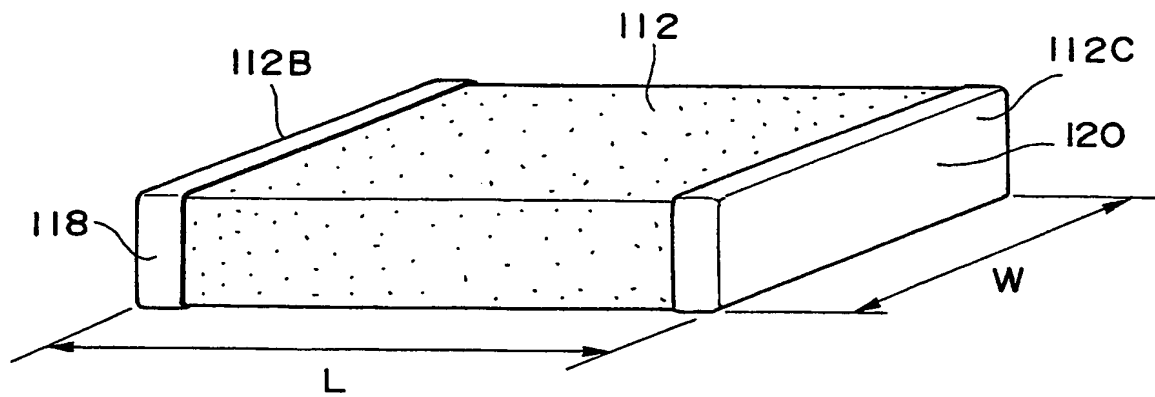
【図 15】



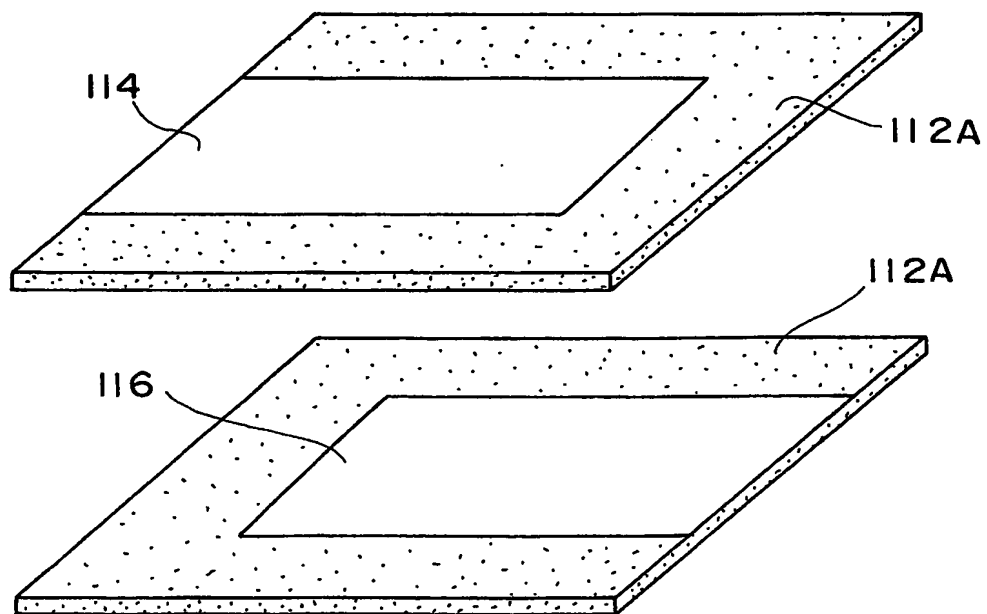
C：静電容量  
 ESR：等価直列抵抗  
 ESL：等価直列インダクタンス



【図16】



【図17】



【書類名】 要約書

【要約】

【課題】 E S L を大幅に低減する。

【解決手段】 誘電体素体内に、内部導体 2 1、内部導体 2 3、内部導体 2 2 及び内部導体 2 4 が、上から順に配置される。内部導体 2 1、2 2 は、誘電体素体の相互に対向する二側面にそれぞれ引き出される。内部導体 2 1、2 2 がそれぞれ引き出された相互に対向する二側面と異なる誘電体素体の相互に対向する二側面に、一対の内部導体 2 3、2 4 がそれぞれ引き出される。これら 4 つの内部導体 2 1～2 4 にそれぞれ接続されるように、誘電体素体の 4 側面にそれぞれ端子電極が配置される。

【選択図】 図 1

特願 2 0 0 2 - 2 6 4 8 2 2

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 3 0 6 7 ]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都中央区日本橋1丁目13番1号

氏 名

ティーディーケイ株式会社

2. 変更年月日

2 0 0 3 年 6 月 2 7 日

[変更理由]

名称変更

住 所

東京都中央区日本橋1丁目13番1号

氏 名

T D K 株式会社